

(51)IntCl.<sup>6</sup>

A 61 N 1/39

識別記号

庁内整理番号

8825-4C

FI

A 61 N 1/39

審査請求 有 予審査請求 有 (全55頁)

(21)出願番号 特願平7-500773  
 (88)(22)出願日 平成6年(1994)5月18日  
 (85)審案文提出日 平成7年(1995)11月20日  
 (86)国際出願番号 PCT/US94/05557  
 (87)国際公開番号 WO94/27674  
 (87)国際公開日 平成6年(1994)12月8日  
 (31)優先権主張番号 08/063,631  
 (32)優先日 1993年5月18日  
 (33)優先権主張国 米国(US)  
 (31)優先権主張番号 08/240,272  
 (32)優先日 1994年5月10日  
 (33)優先権主張国 米国(US)

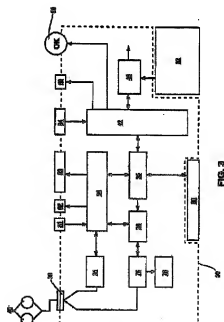
(71)出願人 ハートストリーム、インコーポレイテッド  
 アメリカ合衆国 ワシントン 98121、シ  
 アトル、スイート 300、4ディーエイチ  
 アベニュー 2401  
 (72)発明者 パワーズ、ダニエル  
 アメリカ合衆国 ワシントン 98110、ベ  
 インブリッジ アイランド、ビル ポイン  
 ト ビュー 10797  
 (72)発明者 キャメロン、デイビッド  
 アメリカ合衆国 ワシントン 98109、シ  
 アトル、ファースト アベニュー ノース  
 911  
 (74)代理人 弁理士 山本 秀策

最終頁に続く

(54)【発明の名称】 自己試験特徴を有する除颤動器

(67)【要約】

試験信号発生器と除颤動器状態インジケータを含む、  
 自動自己試験システム(42)を備えた除颤動器(30)。テスト  
 システム(42)は、定期的に発生した試験信号に対応し  
 て、および/または所定の状態またはイベントに反応し  
 て、自動的に機能性テストおよび校正検証試験を実行  
 し、テスト結果を視覚的および聴覚的に指示する。本発  
 明はまた、人間の介入なしに除颤動器の状態を自動的に  
 判断し且つ指示する方法にも関する。



## 【特許請求の範囲】

1. エネルギー源と、該エネルギー源を除細動器の外面に接続するスイッチとを含む高電圧伝達システムと、

該高電圧伝達システムに動作可能に接続されたコントローラと、

除細動器状態インジケータと試験信号発生器とを含む自己試験システムと、を含む除細動器。

2. 前記自己試験システムが、機能性テストと、該機能性テストと試験信号発生器との間および該機能性テストと前記状態インジケータとの間のコミュニケーションチャンネルとをさらに含む、請求項1に記載の除細動器。

3. 前記高電圧伝達システムが、スイッチをさらに含み、前記自己試験システムが、前記機能性テストと該スイッチとの間に、コミュニケーションチャンネルをさらに含む、請求項2に記載の除細動器。

4. 前記自己試験システムが、前記機能性テストと前記コントローラとの間に、コミュニケーションチャンネルをさらに含む、請求項2に記載の除細動器。

5. 前記自己試験システムが、動作位置とテスト位置とを有するリレーをさらに含み、該自己試験システムが、前記機能性テストと該リレーとの間に、コミュニケーションチャンネルをさらに含む、請求項2に記載の除細動器。

6. 電極をさらに含み、前記自己試験システムが、前記機能性テストと該電極との間に、コミュニケーションチャンネル

をさらに含む、請求項2に記載の除細動器。

7. 前記自己試験システムが、較正検証器と、該較正検証器と前記試験信号発生器との間および該較正検証器と前記状態インジケータとの間のコミュニケーションチャンネルとをさらに含む、請求項1に記載の除細動器。

8. 過電流検出器をさらに含み、前記自己試験システムが、前記較正検証器と該過電流検出器との間にコミュニケーションチャンネルをさらに含む、請求項7に記載の除細動器。

9. 不足電流検出器をさらに含み、前記自己試験システムが、前記較正検証器と該不足電流検出器との間にコミュニケーションチャンネルをさらに含む、請求項

7に記載の除細動器。

10. 過電圧検出器をさらに含み、前記自己試験システムが、前記較正検証器と該過電圧検出器との間にコミュニケーションチャネルをさらに含む、請求項7に記載の除細動器。

11. ECGフロントエンドをさらに含み、前記自己試験システムが、前記較正検証器と該ECGフロントエンドとの間にコミュニケーションチャネルをさらに含む、請求項7に記載の除細動器。

12. 前記高電圧伝達システムが、抵抗器を含み、前記自己試験システムが、前記較正検証器と該抵抗器との間にコミュニケーションチャネルをさらに含む、請求項7に記載の除細動器。

13. 前記高電圧伝達システムが、除細動のための参照標準である、請求項12に記載の除細動器。

14. 第2の抵抗器をさらに含み、前記高電圧伝達システムと該第2の抵抗器とが共に、除細動のための参照標準である、請求項13に記載の除細動器。

15. 前記高電圧伝達システムが、キャパシタを含み、前記自己試験システムが、前記較正検証器と該キャパシタとの間にコミュニケーションチャネルをさらに含む、請求項7に記載の除細動器。

16. 前記コントローラが、クロックを含み、前記自己試験システムが、前記較正検証器と該クロックとの間にコミュニケーションチャネルをさらに含む、請求項7に記載の除細動器。

17. 前記コントローラクロックが、除細動のための参照標準である、請求項16に記載の除細動器。

18. 第2のクロックを含み、前記コントローラクロックと該第2のクロックとが共に、除細動のための参照標準である、請求項17に記載の除細動器。

19. 電圧源を含み、前記自己試験システムが、前記較正検証器と該電圧源との間にコミュニケーションチャネルをさらに含む、請求項7に記載の除細動器。

20. 前記電圧源が、除細動のための参照標準である、請求項19に記載の除細動器。

21. 第2の電圧源を含み、前記第1の電圧源と該第2の電圧源とが共に、除細動のための参照標準である、請求項20に記載の除細動器。

22. 前記自己試験システムが、再較正器をさらに含む、請求項1に記載の除細動器。

23. 電流センサをさらに含み、前記自己試験システムが、前記再較正器と該電流センサとの間にコミュニケーションチャンネルをさらに含む、請求項22に記載の除細動器。

24. 波形コントローラをさらに含み、前記自己試験システムが、前記再較正器と該波形コントローラとの間にコミュニケーションチャンネルをさらに含む、請求項22に記載の除細動器。

25. バッテリを含み、前記自己試験システムが、バッテリ状態テストと、該バッテリ状態テストと該バッテリとの間、該バッテリ状態テストと前記状態インジケータとの間、および該バッテリ状態テストと前記試験信号発生器との間にコミュニケーションチャンネルをさらに含む、請求項1に記載の除細動器。

26. 前記試験信号発生器が、前記コントローラとは別個のシステムモニタを含む、請求項1に記載の除細動器。

27. 前記システムモニタが、ASICを含む、請求項26に記載の除細動器。

28. コントローラ電源をさらに含み、前記システムモニタが、該コントローラ電源とは別個のシステムモニタ電源を含む、請求項26に記載の除細動器。

29. 前記システムモニタが、定期的な試験信号を発生する手段をさらに含む、請求項26に記載の除細動器。

30. 前記システムモニタが、特定のイベントまたは状態に応答して試験信号を発生する手段をさらに含む、請求項26に記載の除細動器。

31. 前記イベントまたは状態が、前記除細動器を用いるためのオペレータからの電源オン要求である、請求項30に記載の除細動器。

32. 前記イベントまたは状態が、前記除細動器へのバッテリの挿入である、請求項30に記載の除細動器。

33. 前記イベントまたは状態が、環境に関するものである、請求項30に記載の除細動器。

34. 前記環境に関するイベントまたは状態が、温度である、請求項33に記載の除細動器。

35. 前記環境に関するイベントまたは状態が、湿度である、請求項33に記載の除細動器。

36. 前記環境に関するイベントまたは状態が、機械的衝撃である、請求項33に記載の除細動器。

37. 前記環境に関するイベントまたは状態が、振動である、請求項33に記載の除細動器。

38. 前記システムモニタが、監視タイマを含む、請求項26に記載の除細動器。

39. 前記状態インジケータが、ビジュアルディスプレイを含む、請求項1に記載の除細動器。

40. 前記ビジュアルディスプレイが、フェイルセーフの動作を供給する手段を含む、請求項39に記載の除細動器。

41. 前記状態インジケータが、サウンド発生器を含む、請求項1に記載の除細動器。

42. メモリと、前記自己試験システムと該メモリとの間のコミュニケーションチャンネルとをさらに含む、請求項1に記載の除細動器。

43. 除細動器の動作状態を自動的に判断および指示する方法であって、所定のイベントまたは状態に応答して自動的に該除細動器内で試験信号を発生する工程と、

該試験信号に応答して自己試験を実行する工程と、

自己試験の結果に基づいて除細動器の状態を指示する工程とを含む、方法。

44. 前記イベントまたは状態が、時間の経過である、請求項43に記載の方法。

45. 前記イベントまたは状態が、前記除細動器を用いるためのオペレータからの要求である、請求項43に記載の方法。

46. 前記イベントまたは状態が、前記除細動器へのバッテリーの挿入である、請

求項43に記載の方法。

47. 前記イベントまたは状態が、環境的に関するものである、請求項43に記載の方法。

48. 前記環境に関するイベントまたは状態が、温度である、請求項47に記載の方法。

49. 前記環境に関するイベントまたは状態が、湿度である、請求項47に記載の方法。

50. 前記環境に関するイベントまたは状態が、機械的衝撃である、請求項47に記載の方法。

51. 前記環境に関するイベントまたは状態が、振動である、請求項47に記載の方法。

52. 前記自己試験が、除細動器部品またはシステムの機能性を判断する、請求項43に記載の方法。

53. 前記自己試験が、除細動器部品またはシステムの較正を検証する、請求項43に記載の方法。

54. 較正検証自己試験に応答して、除細動器部品またはシステムを再較正する工程をさらに含む、請求項53に記載の方法。

55. 前記自己試験が、キャパシタを放電することと、該キャパシタの放電に関連して電気的値および時間的値を測定することを含む、請求項53に記載の方法。

56. 前記自己試験が、前記除細動器内の抵抗値を参照値として用いることをさらに含む、請求項53に記載の方法。

57. 前記自己試験が、前記除細動器内の2つの抵抗値を、2つの抵抗値の比較による参照値として用いることをさらに含む、請求項53に記載の方法。

58. 前記自己試験が、前記除細動器内の電圧源を参照値として用いることをさらに含む、請求項53に記載の方法。

59. 前記自己試験が、前記除細動器内の2つの電圧源を、2つの電圧源の比較による参照値として用いることをさらに含む、請求項53に記載の方法。

60. 前記自己試験が、前記除細動器内のクロックを参照値として用いることをさらに含む、請求項53に記載の方法。

61. 前記自己試験が、前記除細動器内の2つのクロックを、2つのクロックの比較による参照値として用いることをさらに含む、請求項53に記載の方法。

62. 前記指示する工程が、ビジュアルディスプレイ上に状態情報を表示する、請求項43に記載の方法。

63. 前記表示する工程が、前記ビジュアルディスプレイにアクティブな表示信号を供給することを含み、該ビジュアルディスプレイが該アクティブな表示信号を供給されたときに第1の状態を有し、該アクティブな表示信号が不在であるときに前記除細動器の非動作状態を示す第2の状態を有する、請求項62に記載の方法。

64. 前記アクティブな表示信号が、AC信号である、請求項63に記載の方法。

65. 前記指示する工程が、聴取可能な状態情報を供給することを含む、請求項43に記載の方法。

66. 除細動器の動作状態を試験および指示する方法であって、  
所定のスケジュールに従って自動的に且つ定期的に該除細動器内で試験信号を発生する工程と、

該試験信号に応答して複数の自己試験を人間の介入なしに実行することにより、  
該除細動器の複数の部品の状態を判断する工程と、

少なくとも1つの該自己試験の結果に応答して該除細動器の該状態を指示する工程とを含む、方法。

67. 所定のイベントに応答して、前記除細動器内で自動的に試験信号を発生する工程をさらに含む、請求項66に記載の方法。

68. 環境に関する状態またはイベントに応答して、前記除細動器内で自動的に試験信号を発生する工程をさらに含む、請求項67に記載の方法。

69. 少なくとも1つの該自己試験が、除細動器部品またはシステムの機能性を判断する、請求項66に記載の方法。

70. 少なくとも1つの該自己試験が、除細動器部品またはシステムの校正を検

証する、請求項69に記載の方法。

71. 自己試験に応答して、除細動器部品またはシステムを自動的に再校正する工程をさらに含む、請求項70に記載の方法。

72. 電極と、電気信号を該電極に送信するかまたは電気信号を該電極から受信する装置と、該電極と該装置との間の電氣的インターフェースとを含む医療用電極装置システムであって、該装置が、該電極インターフェースを介して該電極に選択的に接続可能な試験信号源と、受信した信号を該電極を介して検出し且つ該受信した信号から該医療用電極システムの状態を判断する分析器とを含む、医療用電極装置システム。

73. 第2の電極をさらに含み、前記電極インターフェースが、該第2の電極と該装置との間にあり、前記試験信号が、

該電極インターフェースを介して該第2の電極に選択的に接続可能であり、前記分析器が、該第1および該第2の電極を介して前記受信信号を検出する、請求項72に記載の医療用電極装置システム。

74. 前記自己試験システムが、前記電極インターフェースに電氣的に接続された患者シミュレーション回路をさらに含むことにより、前記受信信号を受信し且つ該受信信号を前記分析器に送信する、請求項73に記載の医療用電極装置システム。

75. 前記分析器と連動する状態インジケータをさらに含むことにより、前記医療用電極システムの状態を指示する、請求項73に記載の医療用電極装置システム。

76. 前記電極インターフェースが、前記第1の電極と前記装置とに電氣的に接続された第1の導電体と、該第1の電極に適用された導電性ゲルと、該第1の電極の導電性ゲルと該装置とに選択的に電気接続された第2の導電体と、該第2の電極と該装置とに選択的に電気接続された第3の導電体と、前記第2の電極に適用された導電性ゲルと、該第2の電極の導電性ゲルと該装置とに選択的に電気接続された第4の導電体とを含む、請求項73に記載の医療用電極装置システム。

77. 前記第1、第2、第3および第4の導電体を支持するフレキシブルな基板



をさらに含む、請求項76に記載の医療用電極装置システム。

78. 前記試験信号が、シミュレートされたECG信号の源を含

む、請求項73に記載の医療用電極装置システム。

79. 電極と該電極を装置に選択的に接続する電極インターフェースとを含み、該電極インターフェースが、該電極に電気的に接続された第1の導電体と、該第1の電極に適用された導電性ゲルと、該導電性ゲルに選択的に電気接続された第2の導電体と、該第1および該第2の導電体と装置との間に選択的電気接続を供給するコネクタとを含む、自己試験除細動器と共に用いる医療用電極システム。

80. 前記電極と前記第1および第2の導電体とを支持するフレキシブルな基板をさらに含む、請求項79に記載の医療用電極装置システム。

81. 第2の電極と第2の電極インターフェースとを含み、該第2の電極インターフェースが、該電極に電気的に接続された第2の導電体と、該第2の電極に適用された導電性ゲルと、該導電性ゲルに選択的に電気接続された第2の導電体と、該第1および第2の導電体と装置との間に選択的電気接続を供給するコネクタとを含む、請求項79に記載の医療用電極装置システム。

82. 前記第1および第2の電極と、該第1の電極の前記第1および第2の導電体と、該第2の電極の前記第1および第2の導電体とを支持するフレキシブルな基板をさらに含む、請求項81に記載の医療用電極装置システム。

## 【発明の詳細な説明】

自己試験特徴を有する除細動器

## 技術分野

本発明は一般に、周期的に自己試験を行うことができる除細動器システムに関する。特に本発明は、自動外部除細動器において機能性、校正、および安全試験を周期的に行い、それによって除細動器の各構成要素およびその動作が所定の仕様の範囲内にあるかどうかを検証する方法および装置に関する。

## 背景

従来の外部除細動器は主として病院で用いられてきた。そのような環境においては、ある特定の除細動器が使用される頻度は比較的高く、例えば、一週間に数回程度であった。このような従来の除細動器に対する検証試験は、典型的には、バッテリーレベルの試験と、機能性試験に相当していた。機能性試験においては、その除細動器に対してはある試験用の負荷が与えられ、解放される。通常、このような試験は一日に一回、あるいはそれぞれの製造者の勧告に従った間隔で行われていた。その他の試験、例えば、生物医学技術者による内部回路の構成要素の再校正試験が行われる頻度はそれほど高いものではなく、やはり製造者の勧告に従い一年に二回程度

のものであった。従来の除細動器については、このような保守試験はいずれも、人間であるオペレータの手を介して開始され行われてきた。

## 発明の開示

従来の除細動器試験装置およびその手順は、比較的頻繁に使用される病院備え付けの除細動器については適切であっても、それほど頻繁に使用されるわけではない携帯用除細動器については最適のものとはいえない。例えば、救急車により運搬される除細動器は、一か月単位でしか使用されないこともある。一日単位で手動の充電を行い、かつ性能試験を行う負担は、それほど頻繁に使用されるわけではない除細動器を車両で運搬することにより得られる利益を帳消しにしてしまう可能性がある。したがって、そのような試験は、除細動器自身により自動的に行われるべきである。

そのような試験が自動的に行われる以上、そのような試験は正確かつ信頼性の高いものであるべきである。携帯用除細動器を自動車という環境で用いることにより、除細動器の構成要素に故障が発生する頻度が高くなり、その結果、周期的に試験を行う必要性も高くなる。さらに、携帯用除細動器の場合、除細動器の動作状態を再度緊急に評価することが必要になる環境・条件（例えば、ひどい振動、突然の衝撃、熱、あるいは湿気など）に曝されることもありうる。

また、行われる試験の性格は、その携帯用除細動器を取り

巻く環境によって異なるものであるべきである。なぜなら、そのような除細動器が使用される頻度は比較的低いからである。システム構成要素の経時的劣化により、除細動器においては、当初特定された動作パラメータからズレが生ずることがありうる。あまり頻繁に使用されない除細動器においては、その除細動器が一体動作可能かどうかオペレータに表示されるべきであるのみならず、その除細動器が予め特定されていた仕様と合致したものであるかどうかを検証しうるべきである。

除細動器は、一刻を争う緊急の状況において用いられる。したがって、自己試験により定められる特定の除細動器の動作状態は、オペレータにも容易に明らかになるべきである。

最後に、システム中のいくつかの構成要素に初期値からのドリフトが生ずる場合に自ら自動的に再校正しうる除細動器が求められている。自動的に再校正を行うことができれば、除細動器のオペレータあるいはその保守管理者の負担を最小限にとどめることができ、かつ除細動器の使用可能寿命を延ばすことができる。

本発明は、試験信号発生器および除細動器状態インジケータを備えた、自動自己試験システムを有する除細動器に関する。好ましくは、この試験システムは、周期的に発生される試験信号に応じて、および／または所定の状態あるいはイベントに応じて、機能性試験および校正検証試験を自動的にを行い、かつその試験の結果を視覚的・聴覚的に表示する。本発

明はまた、人間の手を煩わすことなく、除細動器の状態を自動的に判定・表示す

る方法にも関する。

以下に、下記の図面を参照して本発明をより詳細に説明する。

#### 図面の簡単な説明

図1は、本発明による除細動器を示すブロック図である。

図2は、本発明による除細動器の試験システムを示す模式図である。

図3は、本発明の好ましい実施態様における除細動器のいくつかの構成要素を示すブロック図である。

図4は、図3に示す実施態様におけるシステムモニタを示すブロック図である。

図5(a)～図5(e)は、図3に示す実施態様における視覚的表示の各局面を示す図である。

図6は、本発明の好ましい実施態様における除細動器の自己試験の分類を示す表である。

図7は、本発明の好ましい実施態様におけるECGフロントエンドと試験システムとの相互作用を示すブロック図である。

図8は、本発明の好ましい実施態様における高電圧供給システムと試験システムとの相互作用を示すブロック図である。

図9は、本発明の別の実施態様における除細動器システムを示す模式的回路図である。

図10は、本発明の上記別の実施態様において有用な電極シ

ステムを示す立体図である。

図11は、図10に示す電極の分解図である。

図12は、図10および図11に示す除細動器電極システムの展開以前の状態を示す側部断面図である。

図13は、電極システムと装置との間のコネクタを示す断面図である。

図14は、1つの電極のみを部分的に展開している、図12に示す除細動器電極システムの側部断面図である。

図15は、本発明の上記別の実施態様において有用な第2の電極システムを示す

立体図である。

図16は、図15に示す電極システムの分解図である。

図17は、展開を行う以前の図15に示す実施態様を示す側部断面図である。

図18は、電極を部分的に展開している、図17に示す電極システムの側部断面図である。

#### 発明を実施する最良の形態

本発明は、除細動器の状態を自動的に判定し、その状態をユーザあるいはオペレータに表示し、かつ除細動器のいくつかの構成要素の再校正を行う方法および装置に関する。本発明は、除細動器の動作状態の表示と、(可能な場合はこの除細動器を試みに用いる以前に)除細動器の再校正と、を行うことにより、あまり頻繁には用いられない除細動器の信頼性を高めることに特に有効に用いられる。

好ましい実施態様においては、(1)時間の経過に応じて周期的に、あるいは(2)新しい電池の挿入あるいはオペレータからの手動充電指令などの特定のイベントあるいは状態に応じて、除細動器は自動的に試験信号を発生する。この試験信号により、複数の所定の自己試験が除細動器内において開始される。これらの自己試験は、除細動器のいくつかの構成要素およびそのサブシステムの動作を検証する機能性試験を含みうる。これらの自己試験はまた、除細動器のいくつかの構成要素およびそのサブシステムが、所定の仕様に従って動作しているか、または所定の仕様範囲内で動作しているかを判定する校正検証試験を含みうる。さらに、この除細動器は、校正検証試験に応じて、そのいくつかの構成要素あるいはサブシステムを自動的に再校正しうる。

除細動器が行う試験、あるいは一連の自動的自己試験の種類を問わず、この除細動器は、自己試験により判定されたその動作状態を、視覚的表示などを通して表示する。状態表示メカニズム自身が故障すると、除細動器が動作不能状態であると表示されるように、この表示は、好ましくはフェールセーフである。

図1は、本発明による構成を有し、かつ本発明により動作する除細動器を模式的に示す図である。除細動器10は、バッテリー12、(好ましくはキャパシタあるいはキャパシタバンク14、キャパシタ充電器16およびスイッチングメカニズム18か

らなる) 高電圧供給システム13、電極コネクタ20、および、

充電器とスイッチングメカニズムとを動作させて、電氣的ショックをキャパシタから電極コネクタあるいはインタフェース20に接続された電極へと伝達する制御器22を有している。除細動器は、試験信号発生器26と除細動器状態インジケータ28とを備えている試験システム24を有している。試験システム24の目的は、除細動器の各構成要素の動作状態を試験することと、所定のイベントあるいは状態に応じて、および/または所定のスケジュールに応じて周期的に、その状態を自動的に表示することである。

図1においては試験システム24と制御器22とを別々の要素として示しているが、それらの要素を結合して試験および動作制御機能のすべてを行う単一の要素として実現することも可能である。さらに、この試験システム24は、他の除細動器サブシステム内、例えば高電圧供給システム内に配置された構成要素を含むこともできる。いずれにせよ、この試験システムは通信チャネルを介して、試験中の除細動器の各構成要素およびシステムと通信し、それによって各試験を制御し、かつ試験中の各構成要素の状態に関する情報を収集する。また、この試験システムは、同様に通信チャネルを介してインジケータ制御信号を状態インジケータへと伝える。

図2は、好ましい実施態様における試験システム24を構成する自己試験サブシステムを模式的に示す図である。ある与られた除細動器が、図2に示すサブシステムのすべてを備えている必要はない。本発明によれば、除細動器は、周期的に、

あるいは特定のイベントあるいは状態の結果として発生される試験信号に応じて開始される少なくとも1つの自動自己試験を行わねばならない。

また、各サブシステムにおいて各試験を行う装置は、同一の物理的位置にある必要はない。図2は論理的分類を示すものにすぎず、除細動器あるいは除細動器システムの実際の形態を示すように意図されているものではない。

図2に示す各グループにおいて行われる各自試験は、信号発生器26から供給

される試験開始信号に応じて行われ、かつ状態に影響を与える各グループにおける各自己試験の結果は、状態インジケータ28上に表示される。自己試験サブシステムのこのような集合体は、本発明の着想によることなく、追加することも省くこともできる。さらに、このような標準に則っていないその他の試験を除細動器が行うこともできるが、そのような試験は本発明の一部を成すものではない。

第1の試験サブシステムは、機能性試験器23である。このサブシステムにより行われる自己試験により、除細動器の各構成要素および／またはサブシステムの動作能力および機能性が試験される。そのような試験としては、例えば、高電圧供給システムのスイッチングメカニズム内に設けられたスイッチの試験、除細動器の制御器内に設けられたレジスタの試験などが挙げられる。

第2の試験サブシステムは、校正検証器25である。このサブシステムにより行われる自己試験により、除細動器の各構

成要素および／またはサブシステムのいくつかが所定の仕様に合致しているかどうかが判定される。そのような試験としては、例えば、除細動器のキャパシタのキャパシタンスの判定、およびキャパシタの電圧値に対する制御器の応答性の点検などが挙げられる。

この試験システムはまた、上記構成要素あるいはサブシステムの値が、もはやある特定の値、あるいはある特定の範囲にある値ではない、またはその値で動作していないと判定されると、それに応じてこの除細動器のある構成要素あるいはサブシステムを調整する再校正器27を有していてもよい。例えば、高電圧供給システムの動作を制御するために除細動器の制御器により用いられるパラメータは、除細動器の各構成要素の値における変化を反映しうるように変更することができる。

除細動器の試験システムにより自動的に行われる実際の自己試験は、ある面では除細動器の構造に依存し、またある面では除細動器の設計者により設定された目標の信頼性に依存する。（製品としての除細動器の信頼性を増す）ある与えられた自己試験の完全性と、完全でかつ正確な自己試験を実現するのに要するコストとの間でトレードオフがなされるかもしれない。除細動器およびその自己試験

システムのある特定の実現形態を以下に説明する。以下の説明は、本発明の好ましい実施態様を述べているものにすぎない。本発明はまた、除細動器のその他の設計、およびその他の一連の除細動器自

己試験を包含するものである。

図3は、本発明の除細動器の好適な構造を示すブロック図である。図3に示すように、除細動器30は、脱着可能バッテリー32等の電源、CPU34等のコントローラ、ならびにキャパシタまたはキャパシタタンク、および、適当なスイッチ（図示せず）を備え、電気エネルギーのパルスを電極コネクタまたはインターフェース38に、それから、電極40を介して患者に送る高圧伝達システム36を有する。電気パルスの伝達は、CPU34によって制御される。試験および隔離リレー76ならびに試験負荷78が、以下の理由により設けられている。

ECGフロントエンドシステム35が、電極40を通して患者のECG信号を入手し、かつ予め処理し、システムゲートアレイ56を介して、その信号をCPU34に送る。システムゲートアレイ56は、表示制御および多くの装置制御機能等の多くの除細動器の機構を統合するカスタム応用特定集積回路（ASIC）であり、それにより、部品<sup>コンポーネント</sup>の数を最小限にし、他のタスクで使用するメインCPUの時間を解放する。システムゲートアレイは、もちろん、当該分野で公知の分離したロジックおよび/または別のCPUに置換され得る。

図3に示す除細動器は、また、（脱着可能PCMCIAカードまたは磁気テープ等の）メモリ装置80、マイクロフォン81、スピーカ82、LCDパネル83および1セットの照明されたプッシュボタン制御84を有する。これらの構成要素の

どれも本発明に重要ではない。

システムモニタは、予定された試験時間および予定されていないパワーオンイベントを観察することによって除細動器の自己試験機能を仲介する。このシステムモニタは、予定の時間に周期的に特定のイベントにตอบสนองして信号を生成する。システムモニタは、また、フェイルーセーフ除細動器状態インジケータまたは表



示を作動させることも行う。システムモニタは、通信チャネルを介してCPUに試験信号を送り、CPUは、他の通信チャネルを介して試験された除細動器の構成要素からの情報を制御し集め、それらのいくつかは、システムゲートアレイ56を通過する。

図3に示す実施態様において、システムモニタ42は、CPU34から分離しているので、電力は、除細動器の他の部分に電力を供給することなくシステムモニタに供給され得る。従って、システムモニタ42は、図4に具体的に示す除細動器電力供給46とは分離した独自の電力供給44を有する。

この専用電力供給44は、バッテリー32からおよそ30マイクロアンペアを引き、電力がバッテリーから入手可能な時はいつでも作動する。専用システムモニタ電力供給もまた、メインバッテリーから分離した独自のバッテリーを有し得る。

図4に詳細に示すように、システムモニタ42の他の主な構成要素は、低電力ゲートアレイ48である。この好適な実施態様において、ゲートアレイ48は、44-ピンカスタムASICである。ゲートアレイ48は、システムモニタの機

能を行うように予めプログラムされている。あるいは、システムモニタは低電力CPUおよび/または別個のロジック構成要素で実施され得る。

ゲートアレイ48は、32.768kHzの水晶発振器を作動させ、除細動器試験システムの予定機能を提供する。ゲートアレイは、発振器の周波数を繰り返し分割し、周期的な(例えば、毎日、毎週、毎月の)試験イニシエーション信号を生成する。システムモニタは、また、32.768kHzのクロック信号を配線52に送り、除細動器システムによって他の機能を行うのに用いられる。

周期的な試験に加えて、ある除細動器自己試験は、オペレータによる(図4の構成要素54として模式的に示すように)除細動器のオンボタンの作動に素早く応答して行われる。オンボタン54の作動により、システムモニタは、パワーオン試験イニシエーション信号を生成する。

システムモニタは、周期的にかつパワーオンの自己試験の結果として、除細動器の状態を示す。もし、システムモニタが機能不全であるなら、インジケータが作動不可能状態を示すように、状態インジケータはフェールセーフであるべき

である。システムモニタは、通信チャネルを介して状態インジケータに制御情報を送る。

好適な実施態様において、システムモニタ42は、映像表示58およびピエゾブザ60からなり、除細動器の作動状態をユーザに示す状態インジケータに電力を供給する。図5に

詳細に示すように、映像表示58は、AC連結ドライブ72を介してシステムモニタによって電力が供給される多部分LCD62であり得る。LCDの上面板64はその裏面に「OK」シンボルが印字された透明ウインドウである。中板66は、ドライブ72を介してシステムモニタによって駆動されると不透明になるように偏ったLCDシャッタである。底板68は、その上面に国際的な「Not」シンボルを有する。

中板66はまた、AC連結ドライブ74を介してシステムモニタによって駆動される別々にアドレス可能な部分70を備える。

作動において、期待時間ウインドウ内に成功した試験の確認が受け取られた時のみ、システムモニタ42はLCDシャッタ66を駆動する。それから、映像表示は、図5(d)に示すような状態になる。適切な試験確認が割り当てられた時間ウインドウ内に受け取ることができないと、システムモニタは駆動信号をシャッタ66に送るのを停止する。それから、シャッタ66は透明になり、図5(c)に示すように、LCDの「OK」シンボルに国際的な「Not」シンボルを重ねる。それから、システムモニタは、また、電力が十分ある限り、好適には、200msec間、10秒毎にピエゾ機能不全警告ブザ60に電力の供給を始める。

好適な実施態様の映像表示の主な利点は、必要電力が低いこと、およびDC信号ではなくAD信号によって電力が供給されるということである。この後者の点により、表示のフェ

ールーセーフ性質が確実になる。なぜなら、中板66のシャッタは、AC信号を生成するシステムモニタの作動なしに、不透明のままであり得ないからである。

別個にアクセス可能な部分70は、(フェールーセーフの「OK」シンボルに

加えて)、除細動器が電力を有し、適切に機能しているということを積極的に示す働きをする。部分70は、駆動と、信号のドライブ74を介しての部分70への放出とが交互に行われることにより周期的に明滅する。

別の実施態様において、「OK」シンボルを隠しているLCDシャッタは、開くように駆動され、「OK」シンボルを表示し除細動器の作動状態を示す。シャッタが閉じられ、「OK」シンボルを隠し、除細動器は作動しないことを示す。フェールセーフインジケータの別のカテゴリは、航空器械に使用されているようなエレクトロメカニカル装置を備える。

試験イニシエーション信号の生成に応答して、システムモニタは、除細動器の電力システムがオンになるように命令する。それから、CPUは、適切な一連の命令を送り、必要な試験を行う。周期的かつパワーオンの試験イニシエーション信号に応答して行われる試験について、図6に示す表を参照して、以下に、さらに詳細に説明する。

図6は、本発明の自己試験システムによって行われ得る試験のいくつかの予定を示す。この試験の中には、バッテリーが挿入された時行われるもの、毎日行われるもの、毎週行われるもの、毎月行われるもの、オペレータが、除細動器の電力

を上げる時に行うもの、除細動器の作動中に行われるものがある。図6に示すものだけが、可能な試験ではないし、本発明に必須の、図6に示す特定の試験の実施でもない。図6に示す試験および試験群は、単に本発明の一例にすぎない。

第1の試験群は、バッテリー挿入試験すなわちBITである。BITは、全ての内部のサブシステムを試験し、ユーザがPCMCIAカードタイプ、セットアップパラメータ、および外部からのみ観察可能であるシステム（例えば、LCD操作およびボタン機能性）の適切な操作を検証することを可能にする。もし、除細動器の電極が患者に接触していないなら、適切なバッテリーが除細動器に挿入される時はいつでもBITが行われる。

図6に示す第2の試験群は、月毎の周期的自己試験(MPST)である。MPSTは、BITと同じ自動試験を行うが、電力を節約するために、外部で観察可能なシステム（例えば、LCD、LEDのシステム等）を運転しない。MPST

は、適切なバッテリーが除細動器に維持される限り、28日に一回行われる。

図6に示す第3の試験群は、週毎の周期的自己試験(WPST)である。WPSTは、電力を節約するために試験ショックが行われないことを除いて、本質的には、MPSTと同じ自動試験を行う。WPSTは、適切なバッテリーが除細動器に維持される限り、7日に一回行われる。

図6に示す第4の試験群は、日毎の周期的自己試験(DPST)である。DPSTは、電力を節約するために、WPSTよりも試験回数が少ない。

図6に示す第5の試験群は、パワーオン自己試験(POST)である。POSTは、オペレータが、患者に除細動器を使用する準備中に、除細動器をオフからオンにする時はいつでも行われる。POSTで行われた試験は、最小可能時間において装置の機能性の最大の信頼を提供するように選択される。

図6に示す試験の最後の群は、運転時間試験である。これらの試験は、除細動器の部分の安全および効果を評価するために、運転時間中継続的に行われる。この試験について、以下に詳細に説明する。

図6に挙げられた自己試験は、必ずしも実施順序に従っていない。実施順序は、部分的には、構成要素の相互関係および試験された機能による。このような関係がない場合には、自己試験順序は任意である。

一般的に、自己試験の失敗は、除細動器の状態インジケータによる作動不可能状態またはエラー状態を示すことになる。例えば、上記の除細動器において、自己試験の失敗は、システムモニタによる「Not OK」シンボルの表示、および可聴機能不全信号の活性化となる。もし、CPUからまたはシステムゲートアレイから、試験は失敗であった(例えば、試験された構成要素が機能していない、または構成要素の較正が検証され得ない)という信号を受け取るなら、あるいは、

もし、システムモニタが現時点で予定されている自己試験が、監視部のタイムアウト期間の期限(例えば、200msec)以前に通過したということを示す情報を受け

取らないなら、システムモニタはこの行動をとる。

本発明の好適な実施態様において、自己試験予定および結果情報は、テクニシャンまたはオペレータによって除細動器の後の診断のためにシステムメモリに記憶され得る。例えば、上記の除細動器において、行われた試験歴がテクニシャンまたはオペレータによって得られ得るように、行われた自己試験に関する日付けおよび時間情報が、内部メモリおよび/または脱着可能メモリ80（例えば、PCMCIAカード）に記憶される。更に、もし、自己試験が、構成要素またはサブシステムが機能しない、または較正外であることを示すなら、あるいは、もし、再較正が行われたなら、その試験についての詳細な情報が、内部メモリおよび/または脱着可能メモリに記憶される。環境条件（温度、湿度、湿気、衝撃）に関する情報もまた、後の診断に使用するために記憶され得る。

CPU自己試験は、機能性試験である。CPU自己試験の間、CPU試験は、その内部レジスタの信頼性を試験し、局所的および外部メモリ位置へのアクセスを検証する。もし、CPUがこれらの最初の試験を通過しないなら、システムモニタのシステム機能不全レジスタへ書き込むことにより、ユーザにシステム機能不全を知らせようとし、「Not OK」を示す状態表示になる。もし、CPUが、電力がオンになっ

て200msec以内にシステムモニタに応答しなければ、システムモニタは、CPUは機能していないと判断し、「Not OK」シンボルが表示される。

システムゲートアレイ自己試験も、また、機能性試験である。システムゲートアレイ自己試験において、CPUは、システムゲートアレイレジスタセットへ書き込み、かつシステムゲートアレイレジスタセットから読みとり得ることを検証する。この試験は、また、除細動器の波形制御状態器械が正確に機能しているのかどうか等の、システムゲートアレイの他の構成要素の試験も行う。試験失敗は、上記のCPU自己試験の時のように扱われる。

システムモニタゲートアレイ自己試験も、機能性試験である。システムモニタゲートアレイ自己試験は、CPUが、システムモニタに書き込み、かつシステムモニタから読み出しが可能であることを検証する。

プログラムROM CRC (周期的冗長チェック(Cyclic Redundancy Check)) 自己試験の初めに、CPUはシステムモニタ監視部をリセットし、プログラムROMにCRCを行う。この試験が機能性試験である。

システムRAMチェックサム自己試験(機能性試験)において、データメモリに使用されるRAMは、RAM内のアドレスとデータフォルトの両方を検証する高い確率を有する試験パターンを用いて検証される。パターンがシステムRAMに書き込まれると、試験はシステムRAMの内容に基づきチェックサムを計算する。

この自己試験は、機能性試験である。

ビデオRAMチェックサム自己試験においては、ビデオメモリに用いられるRAMは、システムRAMに対するのと同様な方法で検証される。

デバイスフラッシュROMチェック自己試験においては、音声データポインタおよび音声データ記録のチェックサムは計算され、内部フラッシュROMに格納されるチェックサム値と比較される。この自己試験も、機能性試験である。

システムウォッチドック検証自己試験においては、CPUは、公知のウォッチドックタイムアウトをウォッチドックレジスタに書き込み、システムモニタ中のウォッチタイムアウトレジスタがウォッチドックタイムが満了したことを示すまでループすることによって、ウォッチドックを検証する。この試験の間、ウォッチドックの出力NMIおよびRESETは無効にされている。ウォッチドックタイムが予測されるタイムフレーム内に満了しない場合は、CPUは失敗を知らせる。

PCMCIAカード検証自己試験は、脱着可能なメモリの有無および種類をチェックする機能性試験である。

図6に示される次の4つの自己試験、すなわち、フロントエンドゲイン、アーチファクトシステム、CMRチャネルおよび除細動器コネクタ/リレーは、すべてECGフロントエンド試験の一部である。これらの試験は、機能の検証およびECG入力回路および患者と電極との間の接続回路の較正の検証を行う。これらの試験では除細動器出力コネクタに負荷が全く取り付

けられていないことが仮定されているので、これらの試験はPOSTの間には行われ

ない。

本発明の除細動器のいくつかの特別な特徴を説明することが、ECGフロントエンド試験の背景として要求される。図7は、システムゲートアレイ56、高圧伝達システム (high voltage delivery system) 36、分離リレー76および患者コネクタ38だけではなく、これらの要素のいくつかの中の通信チャネルとも関連しているECGフロントエンド35を示している。患者コネクタ38への高圧伝達システム36から患者に取り付けられた電極40にショックが伝達されることのないように、通常、この試験・分離リレー76は図7に示される状態にある。

この状態において、電極40からの信号はいずれも保護レジスタ対86および88を介してECG増幅器90に渡される。高分解能A/Dコンバータ92はECGデータをデジタル化し、ショックが必要であるかを決定するためのCPUによる処理のために、システムゲートアレイ56にデジタル化したデータを送る。また、システムゲートアレイ56は、A/Dコンバータ92に制御信号を送る。

ECGフロントエンド35は、保護レジスタ対を介してECG信号入力ラインに接続された信号ジェネレータ94から構成される、患者/電極接続テストも有している。信号ジェネレータ94は、ECGアナログ出力から入力を受け取り、ゲートアレイからキャリア周波数命令を受け取る。患者/電極接続テストは、ECG増幅器90を通り、ライン98を介してCPUに送られるアーチファクト

ト試験信号も生成する。ECG信号収集および分析、ならびにアーチファクト検出は、本発明の一部ではない。

自動化された試験の間、システムゲートアレイ56は信号ジェネレータ94を試験信号注入装置として用いて、様々なECGフロントエンドエレメント、患者コネクタ38への配線および試験・分離リレー76の常開コンタクトの機能を検証する。ECG処理エレメントを試験するために、システムゲートアレイ56は信号ジェネレータ94に、ECG信号の振幅および周波数特性をまねる小さい低周波数信号を注入させ、それによって除細動器によってモニタされている患者をシミュレートする。この試験信号の周波数は変化するので、ECGフロントエンドの適当なゲインおよびフィルタリング特性を示す値について、システムゲートアレイからのディジタ

ルデータストリームはCPUによってチェックされ、これによってアナログおよびA/D変換通路の機能および較正が検証される。

除細動器コネクタ/リレー自己試験においては、試験・分離リレーコンタクト100および102および患者コネクタ配線の機能が試験される。システムゲートアレイ56は、信号ジェネレータ94に100マイクロアンペア、600Hz試験信号を出力させ、それと同時に、試験・分離リレー76を常開位置（図7に点線で示す）に切り換える。試験電流信号は、リレー共通接続を介して、患者コネクタコンタクトの直上の4ワイヤ接続104および106に運ばれ、両方の信号線が接地電位で保持されている高圧伝達サブシステム36内に運ばれる。次いで、リレー76は

常閉状態に切り換えられる。両方の位置で測定されるキャリア電圧は、試験された回路の抵抗を示している。リレーが常開位置にあるとき、キャリア電圧は信号ジェネレータ94のフルスケール電圧にほぼ等しくなるべきである。リレーが常閉位置にあるとき、キャリア電圧はほぼゼロになるべきである。

最後に、アーチファクトシステム自己試験において、信号ジェネレータ94は、電極でのアーチファクトの生成を示す信号をシステムゲートアレイによって出力させられる。予測された振幅のアーチファクト信号をCPUで適切に受け取れば、このチャンネルの機能および較正が検証されたことになる。

好ましい実施態様において、各試験グループの中に含まれる、3つのバッテリー関連の自己試験がある。以下に記載するバッテリー試験は、バッテリー内の単一セル（「センスセル」と称される）に付加的な負荷を与えるバッテリー容量インジケータを用いる除細動器設計に基づいている。センスセルはモニタされ、それによってバッテリー全体の残り容量を決定する。当然、本発明の範囲から逸脱することなく、他のバッテリー充電センサ構成および他のバッテリーチャージサブシステム自己試験を用い得る。

図6に示されるバッテリーセンスセル測定自己試験は、センスバッテリーセルの電圧がおおよそ2ボルトのしきい値よりも高いかを決定することによって、残りバッテリー容量が除細動器をもう一つ用いるために十分であるかを決定する。もし容量が十分でない場合、低バッテリー警告状態が入力される。こ



の状態がBIT、DPST、WPSTあるいはMPSTの間に入力された場合、ユニットはスタンバイモードに戻り、記号「Not OK」を表示する。この状態がPOSTの間あるいはランタイムの間に入力された場合、ユーザはLCDディスプレイ83上に現れた記号および可聴プロンプトによって警告を受ける。

二番目に示されたバッテリー自己試験は、バッテリーセンスセル負荷チェックである。この較正検証自己試験は、付加的な負荷回路をオンおよびオフにし、かつ、負荷レジスタを通る電圧負荷を測定することによって、センスセルの付加的な負荷回路を検証する。第1のバッテリー自己試験を行うのと同時に、この試験は実際に行われ得る。

三番目に示されるバッテリー自己試験は、バッテリースタックチェックである。この機能性試験は、バッテリーセンサセル測定試験に対するクロスチェックとしてバッテリーセルスタック全体の電圧を測定する。センスセル以外のバッテリースタックの一部がダメージを受けた場合、スタック全体の電圧はセンスセルに基づき予測されたスタック全体の電圧とは異なり得る。

電源チェック較正検証自己試験においては、システムモニタは除細動器の電源システムを活性化させ、それによって装置の要素すべてに電力を供給する。電源からの電圧の基準化された表現は、検証のためにメインCPU A/Dコンバータに入力される。例えば、主電源は、+18ボルトの切り換えられたバッテリー、システムモニタ用の+5ボルト、メイン論理

およびアナログ用の+5ボルト、アナログ専用の-5ボルト、LCDバイアス用のCPU調整可能な-14から-22ボルト、IGBTスイッチ駆動用の+20ボルト、ECGフロントエンド用の+2.5ボルト参照電圧、メインCPU A/Dコンバータ用の+5ボルト参照電圧、およびLCDバックライト用の50ミリアンペア電流電源（展開された電圧によって試験された）である。さらに、高圧電源が、キャパシタを充電する能力によって試験される。

HV分離リレー自己試験は、試験・分離リレー76の機能を決定する。試験の第1部において、システムゲートアレイ56は、試験・分離リレーを常開位置、すなわち、スイッチがコンタクト100および102に接触する位置に移動させる。ECGフロ

ントエンドは、コンダクタ96および97のインピーダンスを測定する。測定されたインピーダンスが所定のインピーダンス値に対応する場合は、リレーは試験のこの部分をとばす。

次いで、ECGフロントエンドは、試験・分離リレー76を図7に示す常閉位置にした状態で、コンダクタ96および97のインピーダンスを測定する。測定されたインピーダンスは高くなるべきである(>14Kオーム)。インピーダンスが高くない場合、負荷が電極40に存在するか、リレーが完全に常閉位置に移動していないかのいずれかである。いずれの場合も、試験は失敗であり、システムモニタはステータスインジケータ上に記号「Not OK」を表示する。さらに、分離リレー試験の両方の部分を満足させることができないために、除細動器は以下に記載する高圧放電試験を行うことができなくなる。

通常の状況において、本発明の好ましい実施態様を実施しかつ実行するために用いられる除細動器は、短縮された指数二位相波形を患者に送る。図8は、好ましい除細動器の高圧伝達システムおよび自己試験の間にその動作がどのように検証され校正されるかについてのさらなる情報を与える。

高圧伝達システム36は、電源システム46およびバッテリー32に接続された高圧チャージャ114を介してプリセット電圧に充電され得るキャパシタあるいはキャパシタバンク112を有している。高圧チャージャの動作は、システムゲートアレイ56によって制御される。5つのスイッチA-Eおよび分流レジスタ $R_{im}$ によって構成される高圧スイッチ110は、システムゲートアレイ56の制御下で、キャパシタ112からの試験・分離リレー76を介する患者コネクタ38への2位相波形の伝送を制御する。

キャパシタでの充電、電流および電圧パラメータについての情報は、電流・充電測定装置116、過電圧検出器118および電圧分割器120によってシステムゲートアレイ56に与えられる。電流・充電測定装置116は、好ましくは、プリセット充電量がキャパシタ112から移されたときにトリップするコンパレータである。この充電移送に要求される時間は、システムゲートアレイ56によって決定され、システムゲートアレイ56における参照用テーブルを介して第1および第2のフェー

ズ期間を決定するために用いられる。情報および制御信号はすべて通信チャネルを介してエレメントを通過する。これらのエレ

メントの一部を模式的に図8に示す。

レジスタ  $R_{lim}$  は、電極40の間のインピーダンス負荷が低すぎる場合に高い電流の影響から回路の構成要素を保護するための、過電流保護メカニズムの一部を示している。電流・充電測定装置116によって測定された初期電流がプリセットされたしきい値よりも下でない限り、 $R_{lim}$  は波形伝達回路に保持され、キャパシタ112からスイッチングメカニズム10を介して流れる電流を制限する。

高圧伝達システムは、第1の2位相波形フェーズから2番目の2位相波形フェーズへの遷移を防止することによって、患者の負荷抵抗が予期されたものよりも高い場合に、過度の電圧の影響からスイッチング回路構成要素を保護する、過電圧プロテクタを有している。キャパシタからのアナログ電圧情報は、電圧分割器122から過電圧検出器118に与えられる。過電圧検出器118は、好ましくは、プリセット電圧でトリップするコンパレータである。コンパレータのステータスはシステムゲートアレイ56に伝えられ、このシステムゲートアレイ56はスイッチングメカニズム110の動作を制御する。

最後に、キャパシタ112の状態変化に関するアナログ情報は、電圧分割器120を介してCPU34に与えられ、そこでアナログ情報はデジタルに変換される。このキャパシタ電圧情報は、キャパシタの充電を制御するためにCPUによって用いられる。

高圧伝達サブシステム自己試験は、多数の個別自己試験を実際に含んでいる。キャパシタ122は、フル電圧（例えば、お

およそ1710ボルト）まで充電される。キャパシタ電圧が上昇するに従って、過電圧検出器118の較正は、それが適切なしきい電圧でトリップしているかを確かめるためにチェックされる。トリップしていない場合は、システムゲートアレイは信号をシステムモニタに戻し、ステータスインジケータに「Not OK」を表示する。

キャパシタをフルにチャージした後、システムゲートアレイ56は、高電圧スイッチ110を通常初期放電位置にセットし（スイッチAおよびEを閉じ、他の全てのスイッチを開く）、試験および分離リレー76を介して、キャパシタの試験負荷抵抗 $R_L$ への放電を開始する。 $R_L$ は、除細動器電極が接続され得る患者の負荷をシミュレートする。しかし、 $R_L$ は好ましくは、約10オームである。これは、除細動器の最小患者抵抗許容値よりも小さい。この低抵抗は、最悪の患者状態の場合のために、高電流経路中で試験されている全ての要素に試験がストレスをかけることを確実にする。

高電圧伝達自己試験のこの部分の間に、システムゲートアレイは、電流およびチャージ測定装置116が検出した過電流状態をCPUが正しく同定しているか否か決定することにより、過電流検知校正を検証する。システムゲートアレイはまた、チャージしきい値検知器の適正動作および、キャパシタ電圧が安全電圧しきい値未満に落ちたときに過電圧検知器118が適正にトリップしていることをチェックする。どちらの場合もチェックは、これらのイベントが期待された時刻に起きるか否

かを決定することによって行う。もしこれらのパラメータの一方が期待された値でなければ、システムモニタが「Not OK」を状態インジケータに表示する。

試験負荷を介した放電の最中にキャパシタ電圧が落ちると、電流およびチャージ測定装置116によって測定される電流もまた落ちる。CPUは電流が過電流しきい値（ $t_0$ ）未満に落ちる時刻をマークする。電流が落ち続けると同時に、CPUは、電流が過電流しきい値の37%の値に達する時刻（ $t_1$ ）をマークする。これら2つの時刻の差は、キャパシタ値Cと直列抵抗値の積によって与えられる時定数である。

$$t_1 - t_0 = (R_L + R_{int}) * C$$

スイッチDは次に閉じられ、 $R_{int}$  をショートアウトする。この結果、別の過電流状況が起こり、CPUは、キャパシタが過電流しきい値に減衰時刻（ $t_2$ ）と、しきい値の37%に減衰する時刻（ $t_3$ ）とを再びマークする。 $R_{int}$  が除去されたので、

$$t_3 - t_2 = R_L * C$$

である。時刻測定は非常に正確になし得るため、抵抗およびキャパシタンス成分（よってその較正も）間の関係も、非常に正確に検証が可能である。

$$\frac{t_1 - t_0}{t_1 - t_2} = \frac{R_L + R_{L1+T2}}{R_L}$$

$$C = \frac{t_1 - t_2}{R_L}$$

計算された抵抗値が、所定量（例えば1%）よりも大きく期待値と異なっている場合、または、計算されたキャパシタンス値が、所定量（例えば5%）よりも大きく期待値と異なっている場合は、システムモニタは、「Not OK」シンボルを表示する。

好適な実施態様においては、電流およびチャージ測定サブシステムの比較器のゲインは、装置の組立中に用いられる成分の特定値によって決定される。成分の許容値のばらつきにより、電流がその対応しきい値を通過する時刻（ $t_0$  および  $t_2$ ）は、理想値（ $t_0$  (ideal)）および（ $t_2$  (ideal)）から変化し得る。 $t_0$  および  $t_2$  の実際値は、装置の自己試験中に測定され、格納されている  $t_0$  (ideal) および  $t_2$  (ideal) に対して比較される。高電圧放電試験中に測定された  $t_0$  および  $t_2$  の実際値が理想値から所定量未満だけ異なっている場合、電流およびチャージ測定装置116の比較器のゲインは、CPUによって理想値により近いレンジに自動的に再較正される。実際値が理想値から所定量以上異なっている場合、試験は失敗し(fails)、シス

テムモニタは「Not OK」シンボルを状態インジケータに表示する。

同様な方法で、通常動作中の第1および第2のフェーズ期間を決定するために用いられるチャージしきい値を測定されたチャージ伝達を超える期待時刻を、実際の時刻と比較する。もしその差が所定の値未満であれば、フェーズ期間値を所定式に基づいて再計算し、新しい値をルックアップテーブルに格納することによ

って、CPUはフェーズ期間を再校正する。または、CPUは、ルックアップテーブルを、特定の時刻差に相關した他のルックアップテーブルに単に置き換えてもよい。もし時刻差が所定の値以上であれば、試験は失敗し、システムモニタは「Not OK」シンボルを状態インジケータに表示する。

好適な実施態様における除細動器の他の特徴は、下位電流検知器である。電極を取り付けた患者が特定の値よりも大きなインピーダンスを有する場合、または電極の1つがはがれるまたは外れてしまった場合、通常動作においては除細動器の放電はアボートされる。電流およびチャージ測定装置116は、CPUとともにこの状態を検知する。

高電圧伝達自己試験は、キャパシタが放電を続けて放電電流が落ちる際に、下位電流状態を検知されるか否かを決定することによって、下位電流検知器の校正を検証する。もしCPUが下位電流状態を検知できなければ、試験は失敗し、システムモニタは「Not OK」シンボルを状態インジケータに表示する。

る。

キャパシタは、完全に放電された後、第2の電流経路を通じて、高電圧スイッチ110中の全てのスイッチを開いてからスイッチBおよびCを閉じることによって、再チャージおよび放電される。上述したものと同じパラメータの多くが、スイッチBおよびCの機能状態を検証するために測定され得る。

波形伝達自己試験は、除細動器が通常モード（すなわち患者に接続された状態で動作している間のみ実行される。除細動器は、各伝達されたショックの後に測定および計算された波形パラメータを評価することによって、波形が期待通り伝達されたか否かを決定する。例えば、除細動器が、短縮型指數の2相波形を伝達するように構成および作動された場合、除細動器は、開始電圧、フェーズ2終了電圧、フェーズ1期間およびフェーズ2期間のような波形パラメータを分析する。伝達波形パラメータが、除細動器が入手できる他の情報と調和され得ないときは、除細動器は、例えば除細動器のLCDに警告を表示することによって、フォールト状態の可能性をオペレータに警告する。

3つの校正標準自己試験は、除細動器システム標準が校正から逸脱していない

ことを検証するための自動的な方法である。標準は、 $R_L$ 、 $R_{\text{Run}}$ 、システムモニタクロック、CPUクロック、CPU A/Dコンバータ参照電圧およびECGフロントエンド A/Dコンバータ参照電圧の値である。ランタイム試験を除く全ての試験グループにおいて、電圧参照値は、互いにチェック

クされることによって除細動器の精度に影響する程度期待値から逸脱したか否かを決定する。すなわち、ECGフロントエンドA/Dコンバータアナログ参照電圧は（好適な実施態様においては期待値2.5ボルトである）、CPU A/Dコンバータによって測定される。もし測定されたデジタル値が2.5ボルトから所定許容値を超えて異なっていれば、2つの参照電圧の少なくとも一方が（すなわちECGフロントエンドA/Dコンバータ参照電圧またはCPU A/Dコンバータ参照電圧）が装置の信頼性に影響を与える程逸脱したことになる。

時刻参照値も同様にクロスチェックされる。CPUは、システムモニタクロックからのクロックパルスを、所定の時間（CPUクロックによって計測される）だけカウントする。カウントされたシステムモニタクロックパルスが、その期待値から所定量を超えて異なっていれば、2つのクロックのうち少なくとも一方が許容範囲から逸脱したことになる。

また、上述のように、高電圧伝達自己試験は、 $R_L$  および  $R_{\text{Run}}$  の値をクロスチェックする。3つのセット全ての較正の検証は、上述の過電流検知較正およびチャージしきい値検知較正の前提条件である。

通常のスタンバイモードにおいては、全てのボタン下のコンタクトは開いていなければならない。閉ボタン（Stuck Button）自己試験は、コンタクトのうちいずれかが閉じているか否かを決定する。もし閉じていれば、試験は、「Not OK」信号を返す。

残りの試験は、ユーザ介入および／または観察を必要とするため、BITまたはPOST試験グループ(grouping)にのみ属する(part of)。ボタン試験においては、ユーザは、ボタンが正しく機能しているか否かを決定するために、示されたボタンを押下するように促される。他の全ての試験はユーザの介入なしに実行される。

これらの各々は、試験されている除細動器要素が正しく機能していることをユーザが観察することを必要とする。

周期スケジュールに従いつつバッテリー挿入および除細動器作動（図6に示す）に応じて自己試験を行うことに加えて、落下などの機械的ショック（加速測定器によって測定される）、振動（同じく加速測定器によって測定される）、除細動器ハウジング中への水分の進入（湿度センサによって測定される）、または除細動器が極端な温度にさらされること（サーモカップル、サーミスタその他の温度センサによって測定される）などの環境イベントに応じて自己試験のグループを自動的に実行することも可能である。

図9に、発明の別の実施態様を示す。除細動器電極を含まず除細動器電極までの除細動器全体を試験する上述の好適な実施態様とは異なり、この第1の別の実施態様の自己試験システムは、除細動器中に格納された電極の統一性をチェックする。この別実施態様は、上述の好適な実施態様の自己試験システムとともに用いることが可能であるが、他の除細動器自己試験システムおよび方法とともに用いることもできる。

図9において、電極装置202は、電極対204、電極を覆う導電性ゲル層206、および図においてはゲル層206に電気的に接続しているように示される試験パッドまたはコンタクト対208を有している。電極204は、コンダクタ210を介して、標準除細動器回路に接続している。ここに示す回路状態においては、あたかも電極が患者に取り付けられているかのように患者のECG信号をモニタするように、システムはセットされている。このモニタ状態において、スイッチ212は、電極からの入力信号を、プリアンプ214およびA/Dコンバータ216に送ることによって、信号をマイクロプロセッサ218に渡す前の前処理を行う。マイクロプロセッサ218は、受け取ったECG信号をモニタし、格納されたパターンその他の基準に対して比較することによって、通常の患者のECGパターンと除細動器システムによるアクションを必要としているECGパターンとを、以下のように区別する。

図9に示すように構成したとき、すなわち電極204が試験パッド208に電気的に接続されているとき、システムは試験モードにある。本発明の除細動器システム



は、電極配置および患者への電極適用前のシステムの状態および統一性をモニタするための、患者シミュレーションおよび試験回路220を有している。周期的に、マイクロプロセッサ218は試験信号列 (series) をD/Aコンバータ222に送る。D/Aコンバータ222は、信号を対応アナログ信号に変換し、コンダクタ224を介してその信号を試験パッド208に伝送する。電極204は、試験信号が実際の

患者ECG信号であるかのように試験信号を回収(retrieve)し、上述のECGモニタ回路を介して信号をマイクロプロセッサに送り返す。

好ましくは、テスト信号には、少なくとも2つのタイプがある。即ち、正常な患者ECG波形と治療パルスが必要であることを示すECG波形とである。マイクロプロセッサは、テスト信号を、それらが実際の患者ECG信号であるかのように分析し、治療パルスを電極に印加するか否かを判断する。しかし、ECGテストモードでは、実際のパルスは、発生も印加もされない。むしろ、マイクロプロセッサは、それ自身の判断を調べ、それが正しいか否かを決定する。マイクロプロセッサからD/A変換器への出力ECGテスト信号が、正常なECG波形であり、マイクロプロセッサが、入力されるテストECG信号から治療パルスが必要であることを判断するならば、システムは不良であり、マイクロプロセッサは、欠陥インジケータまたは状態インジケータ226における欠陥を示す。同様に、マイクロプロセッサからD/A変換器への出力ECGテスト信号が、治療パルスの必要を示すECG波形であり、マイクロプロセッサが、入力テストECG信号から治療パルスが必要でないと判断するならば、システムは不良であり、マイクロプロセッサは、欠陥インジケータまたは状態インジケータ226上の欠陥を示す。他方、マイクロプロセッサが必要な動作を正しく判断するならば、状態インジケータは起動されない。

システムがECGテストをパスすると、次にシステムは、その

正常なパルス発生回路を介してパルスを発生し、そのパルスを電極204に送信することによって除細動器テストを行う。パルステストを開始するために、マイクロプロセッサは、公知の様式で電源234からキャパシタ232の充電を開始する電荷制御器230に電荷コマンドを送信する。キャパシタ232の電荷が必要レベル（正常

な動作に必要な電荷レベルまたは他のいくつかのテスト電荷レベルのいずれか)に達すると、スイッチリレー228はスイッチ212を他の位置に移動させる。このスイッチ位置により、パルス回路が、キャパシタを放電させ、減衰正弦波ショックを電極に送達する。

導電ゲル層206を介してテストパッド208に電極によって伝送されたパルスは、患者負荷シミュレータ236全域にわたってテスト回路220によってモニタされる。信号は、除算回路によって低減され、A/D変換器238を介してマイクロプロセッサ218に送信される。マイクロプロセッサによって受信されたパルスが(電圧レベルおよび信号波形などの)所定の基準を満たしていないならば、マイクロプロセッサは、状態インジケータ226を起動させることによってシステムの欠陥を示す。システムがテストにパスする限りにおいて、テストは、展開検出器240によって決定されるように、電極およびそれらのゲル層がテストパッド208から除去されるまで、周期的に繰り返される。

図10および図11は、第1の代替実施態様の自己試験発明を実施するのに用いられ得る特定の電極装置を示し、図12～図

14は、除細動器と共に用いられる保持器に搭載されている図10および図11の電極を示す。勿論、本発明から逸脱せずに、他の電極および保持器の設計も用いられる。

図10および図11に示されるように、電極装置340は、医学級接着剤を用いて可撓性基板342に取り付けられた比較的硬直な電極体345を有する。この実施態様では、基板342は、厚さ約3ミルのポリエステルまたはカプトン(Kapton)などのポリマーである。基板342の長さは、応用の必要性に依存する。電極体345は、好ましくは、厚さ約25ミルの軽量の独立気泡体で形成されている。

電極ディスク344は、電極体345内に配置されている。電極ディスク344は、好ましくは、適切な医学級接着剤を用いて基板342に取り付けられた、面積が約80cm<sup>2</sup>の3ミル錫などの金属箔でできた円形片である。電極ディスク344は、公知の様式で、導電ゲル351の層で覆われている。ゲル層351の厚さは、25ミルであり、周囲の電極体表面とほぼ同一平面上にある頂部面を形成している。医学級接着剤

は、電極ディスク344の開口部353を取り囲む電極体345の頂部表面上の接着領域352に配置されている。

第1導電体346および第1電氣的接着パッド348は、可撓性基板342上に形成されているか、または可撓性基板342に取り付けられている。導電体346および電氣的接着パッド348は、好ましくは、電極ディスク344と一体形成され、接着剤で基板342に取り付けられた約3ミルの錫箔である。第2導電体343、

第2電氣的接着パッド341およびテストパッド338は、基板342上に形成されているか、または基板342に取り付けられている。導電体343、接着パッド341およびテストパッド338はまた、好ましくは、接着剤で基板342に取り付けられた金属箔の一片片として形成されている。

絶縁カバー347は、基板342および導電体343および346に接着剤で取り付けられている。カバー347は、その頂部側にシリコン剥離コーティングを有する。以下に記載するように、接着パッド348および341がそれぞれコネクタと電氣的に接触するように、開口部349および337がカバー347に設けられている。以下に記載するように、テストパッドがゲル351を介して電極344と電氣的に接触するように、さらに別の開口部339がカバー347に設けられている。

図12～図14において、図10および図11に示す一対の電極は、除細動器システムと共に用いられる保持器内に搭載されている。図12は、予備展開記憶位置における電極を示す。この位置において、各電極の可撓性基板342は、アコーディオン状に折り曲げられ、保持器360内に保持されている。

接着パッド341および348が設けられている基板342の一部は、保持器コネクタ領域370に延長し、除細動器358上の対応コネクタ372に電氣的に接着されている。図13は、2つの電極装置における接着パッド348のためのコネクタの一実施態様の詳細を示す。同一の配置が、接着パッド341に用いられ得る。

基板342の端部にある金属クリンプ374は、接着パッド341お

よび348との電氣接触を形成している。クリンプ374は、保持器360のコネクタ部370内の貫通口378を部分的に延長している。保持器コネクタ部が除細動器358のコ

ネクタ部に挿入されると、クリンプ374は、除細動器接触部376と電気的に接触する。クリンプ374の弾力動作により、保持器360が機械的に除細動器358に取り付けられる。各電極および各テストパッドの接触部376は、公知の様式で、除細動器電子部品に接続される。

テストパッド338、それらに関連した導電体343、それらの接着パッド341、および保持器コネクタ370は、上記の除細動器システムテスト中に除細動器358内での電極と患者のシミュレータ回路との間のインターフェースとして動作する。ユーザにテスト結果を知らせるために、光アナログシミュレータまたは可聴アナログシミュレータなどの状態インジケータ359が設けられている。

同様に、基板上の導電体346および接着パッド348は、細動除去電圧パルスの送達および/または除細動器の正常な動作中に患者の心臓の電気的活動をモニターするための、電極と除細動器との間のインターフェースである。2つの動作モード中の電極装置の位置を図12および図14を参照しながら説明する。

図12に示す折り曲げられた位置で、各電極装置の電極ディスク344を覆う導電ゲル351は、各テストパッド338と電気的に接触している。この接触は、患者のシミュレーションテストが行われるように、患者のシミュレーション回路を介して

1  
つの電極から他の電極へ流れる回路を閉じる。

さらに、図12に示す折り曲げられた位置では、電極ディスクを取り囲む接着剤は、基板342の頂部表面上の領域354に対して配置されている。基板342の頂部表面は、少なくとも剥離領域354内のシリコンなどの適切な剥離コーティングでコーティングされている。下記のように、剥離コーティングにより、接着剤は、電極が展開している間に基板342から剥離される。導電ゲルに対する基板の被覆作用はまた、格納中に導電ゲルが乾燥しきってしまうのを防止する助けをする。電極体345の裏側に取り付けられたハンドル356は、電極を展開中にユーザによって捕らえられ得る位置にある。

図14は、電極の展開を示す。図14に示すように、ユーザは、ハンドル356をつかむことによって保持器360から電極体345を引っ張り出す。電極体345が保持器

から移動している間、電極ディスク344およびその導電ゲル層351は、基板表面342から剥離される。それぞれのテストパッド328から電極の導電ゲル層351が移動することにより、患者のシミュレータを介して回路が遮断される。保持器から除去された後、電極は、患者に配置され、患者の心臓の活動をモニタし、通常の様式で治療電極パルスを印加するために用いられ得る。

図15〜図18は、本発明の第1代替実施態様の自己試験発明を実施するのに用いられる得る第2電極および保持器の設計を示す。図15および図16に示すように、電極装置140は、好ましくは1/16"の独立気泡体で形成された可撓性体または基板1

42を有する。裏打ち層182は、医学級接着剤を用いて基板142の下側に取り付けられている。裏打ち層182は、Tyvekまたは他のいかなる適切な材料からも形成され得る。

裏打ち層182の下側は、シリコン剥離材料でコーティングされている。一对のテストパッド138は、テストパッド182の直径よりもわずかに小さい直径を有する一对の開口部184上に、裏打ち層182の頂部に接着剤で取り付けられている。開口部184は、裏打ち層182の下側からテストパッド138へのアクセスを提供する。

導電体142は、テストパッド138から接着パッド141へと導出している。接着パッド141の下にある開口部186は、接着パッド141の直径よりもわずかに小さい直径を有する。各セットのテストパッド、導電体、および接着パッドは、好ましくは、3ミル厚の錫金属箔の単一片で形成されている。

一对の電極144は、基板142の頂部に接着剤で取り付けられている。導電体146は、電極144から接着パッド148に導出している。各セットの電極、導電体および接着パッドは、好ましくは、3ミル厚の錫金属箔の単一片で形成されている。各電極の表面積は、好ましくは、 $80\text{cm}^2$ である。導電ゲル151の層は、各電極を覆っている。導電ゲル層の厚さは、好ましくは、25ミルである。

絶縁カバー147は、医学級接着剤を用いて基板142の頂部側に取り付けられている。カバー147は、電極の開口部180および接着パッドの開口部149を有する。開口部180は、各電極の

直径よりもわずかに小さい直径を有し、開口部149は、各接着パッドよりもわずかに小さい直径を有する。医学級接着剤は、電極装置を患者に取り付けるためのハンドル領域156およびコネクタ領域157を除くすべてのカバー147の頂部表面を覆っている。

図17および図18は、保持器内に搭載された本実施態様の電極装置を示す。図17に示すように、展開前に、電極装置は、除細動器158の頂部に搭載されたスプール状の保持器160の周囲に巻き付けられる。接着パッド141および148が設けられている電極装置の一部は、接着パッド141および148が除細動器コネクタ172に接続する導電体（図示されていない）との電気的接続を形成する保持器スプールの中央に延長する。図13に示す金属クリンプは、この目的で用いられ得る。保護カバー164は、電極が展開されるまで、保持スプール160を覆ったままであり得る。

図17に示す非展開状態では、導電ゲル層151およびカバー層147上の接着コーティングは、保持器スプールの中央に向かって内側に面し、裏打ち層182の下側の剥離コーティングは、中央から外側に面している。従って、電極装置が、それ自身の周りに巻き付いていると、導電ゲル層151およびカバー層の接着コーティングは、裏打ち層182のシリコン剥離コーティングに対して配置している。また、各電極の導電ゲル層151は、図示するように、各テストパッド138に対して電気的に接触している。この接触により、患者のシミュレーションテストが行

われるように、患者のシミュレーション回路を介して、1つの電極から他の電極に流れる回路が閉じられる。ユーザにテスト結果を知らせるために、光アナログシグナルまたは可聴アナログシグナルなどの状態インジケータ159が設けられている。

。

本実施態様の電極装置を展開させるために、図18に示すように、保護カバー164は除去され、ハンドルまたはつまみ156を引っ張ることによって、電極装置は保持器スプール160から解除される。裏打ち層182の剥離コーティングによって、導電ゲル層151およびカバー層147上の接着剤が剥離される。各テストパッド138から電極の導電ゲル層151が移動することにより、患者のシミュレータを介して回路が遮断される。次に、電極装置は、患者に適用され、通常の様式で、患者の心

臓の活動をモニタし、治療電気パルスの印加に用いられる。

電極装置およびスプール保持器は、使用中、除細動器に取り付けられたままである。導電器146および接着パッド148により、細動除去電圧パルスを送達および／または患者の心臓の電気活動をモニタするための、電極144と除細動器との間の電気的接続が提供される。使用後、保持器スプールおよび保持器スプールが収容する電極装置は、廃棄され、新しい電極セットと交換される。

上記の構造および方法の変更は、本発明の範囲内である。

テストおよびテスト構成は、特定の除細動器の設計およびその目的とする使用環境の必要性を満たすように調整され得る。

【図1】

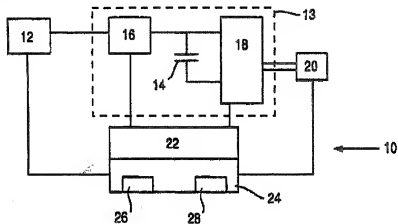


FIG. 1

【图 2】

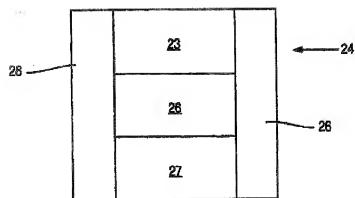


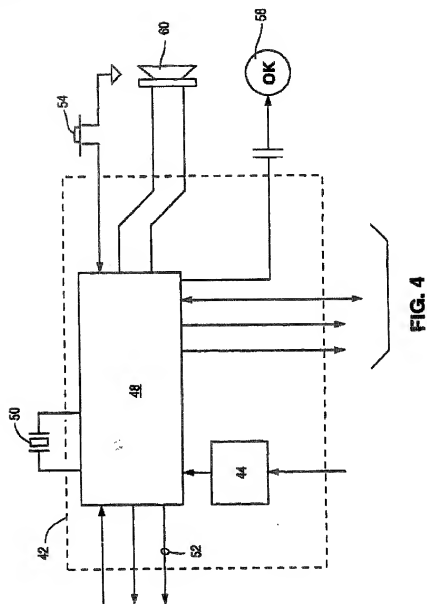
FIG. 2



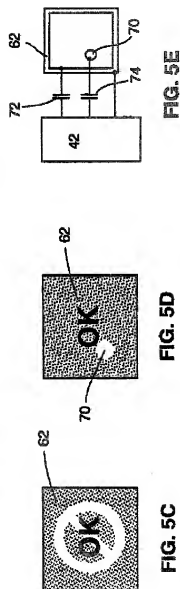
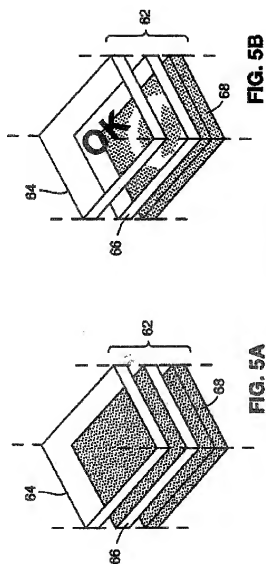
【圖3】



【图4】



【図5】



【図6】

| 試験の説明               | BIT | WPST | MPST | DPST | POST | ランタイム |
|---------------------|-----|------|------|------|------|-------|
| CPU 自己試験            | X   | X    | X    | X    | X    |       |
| システムブートアップ          | X   | X    | X    | X    | X    |       |
| システムモダリティ           | X   | X    | X    | X    | X    |       |
| プログラム ROM CRC       | X   | X    | X    | X    | X    |       |
| システム RAM テキスト       | X   | X    | X    | X    | X    |       |
| ビデオ RAM テキスト        | X   | X    | X    |      |      |       |
| テキスト プログラム ROM テキスト | X   | X    | X    |      |      |       |
| システムウォッチドッグ         | X   | X    | X    | X    | X    | X     |
| PCMCIA カード検証        | X   |      |      |      |      |       |
|                     |     |      |      |      |      |       |
| フロントエンドゲイプ          | X   | X    | X    | X    |      |       |
| アテンションシステム          | X   | X    | X    | X    |      |       |
| CMR テキスト            | X   | X    | X    | X    |      |       |
| 除細動器接続/リレー          | X   | X    | X    | X    |      |       |
|                     |     |      |      |      |      |       |
| バッテリーセンシブル検出        | X   | X    | X    | X    | X    | X     |
| バッテリーセンシブル負荷検出      | X   | X    | X    | X    | X    | X     |
| バッテリースタック負荷テスト      | X   | X    | X    | X    | X    | X     |
| 電源テスト               | X   | X    | X    | X    | X    | X     |
|                     |     |      |      |      |      |       |
| HV 分離リレー            | X   | X    | X    |      |      |       |
| 高圧低電圧システム           | X   | X    | X    |      |      |       |
| 環形位置                |     |      |      |      |      | X     |
|                     |     |      |      |      |      |       |
| 校正標準電圧              | X   | X    | X    | X    | X    | X     |
| 校正標準時間              | X   | X    | X    | X    | X    | X     |
| 校正標準抵抗              | X   | X    | X    |      |      |       |
|                     |     |      |      |      |      |       |
| 閉じボタン試験             | X   | X    | X    | X    |      |       |
| ボタン試験               | X   |      |      |      |      |       |
| LED をオンと点灯          | X   |      |      |      | X    |       |
| LCD 試験ボタン           | X   |      |      |      |      |       |
| LCD バックライト検証        | X   |      |      |      |      |       |
| スピーカ出力試験            | X   |      |      |      | X    |       |
| 電源ファン試験             | X   |      |      |      | X    |       |

FIG 6

【图7】

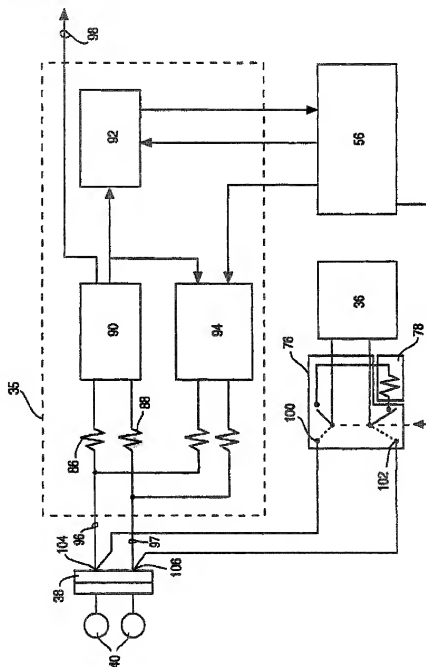
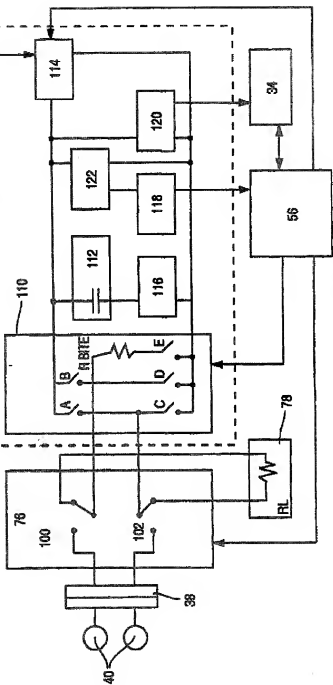
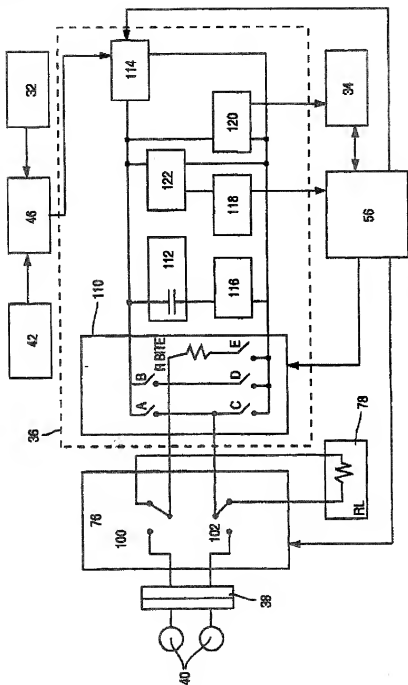


FIG. 7

【图8】



【図9】

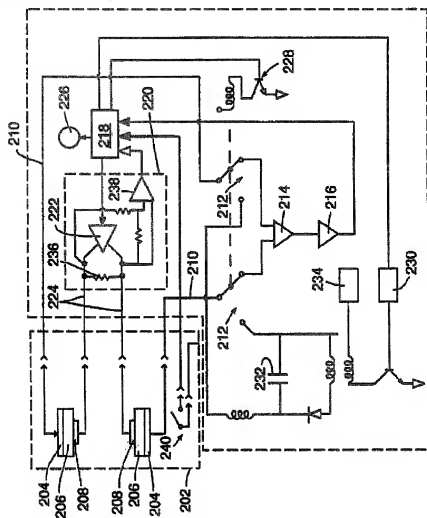


FIG. 9

【图10】

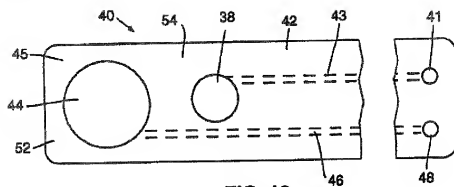


FIG. 10



【図11】

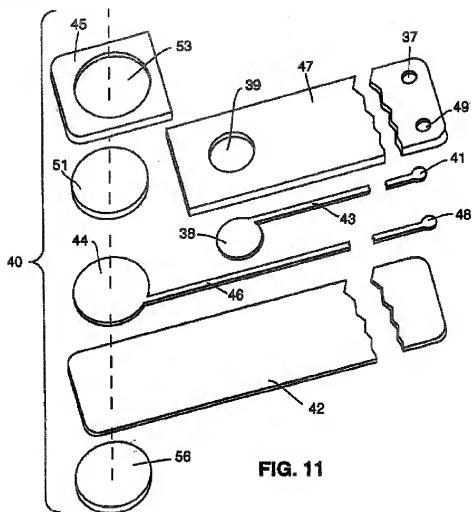


FIG. 11

【図12】

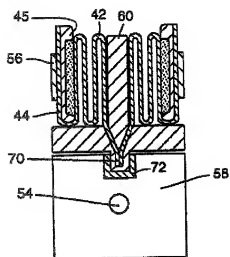


FIG. 12

【図13】

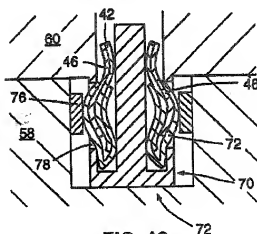


FIG. 13

【図14】

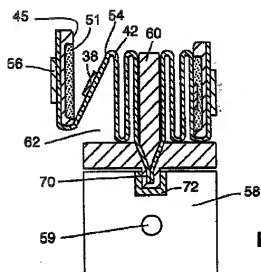


FIG. 14

【図15】

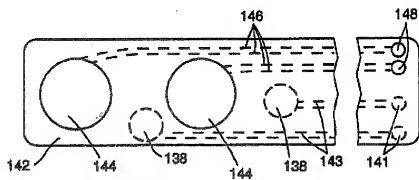


FIG. 15

【図16】

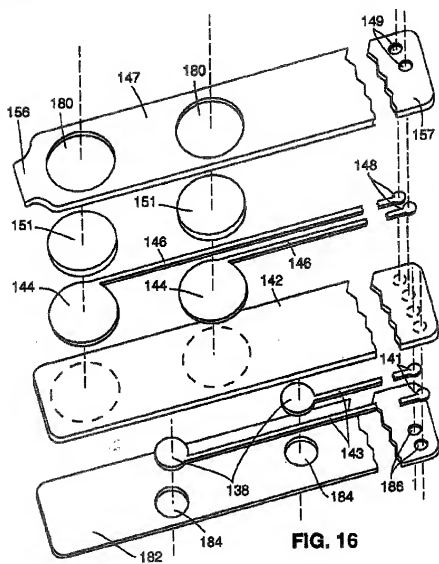
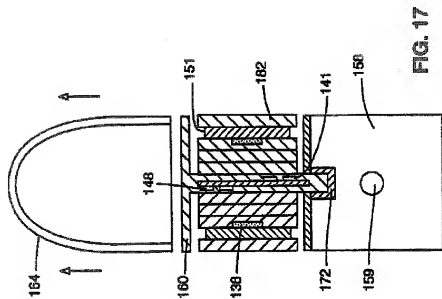
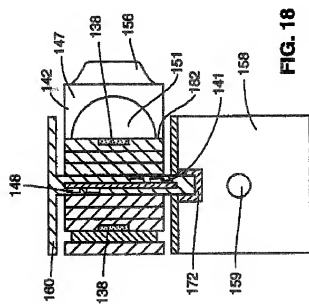


FIG. 16

【图 17】



【图 18】



## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/US94/05557

## A. CLASSIFICATION OF SUBJECT MATTER

IPC(S) : A61N 1/29

US CL : 607/005

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

U.S. : 128/630, 639, 640 897, 898; 607/004, 805, 142, 148, 152

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

NONE

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

NONE

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category*       | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No.  |
|-----------------|--|--|
| A               | US, A, 5,099,844, (FAUPEL), 31 March 1992. See Abstract.                           | 72-82  |
| X<br>---,P<br>A | WO, A, 93/16759, (FINCKE ET AL.), 02 September 1993. See pages 6-25.               | 1-10, 12-15,<br>19, 20, 22-31,<br>33, 34, 39, 40,<br>42, 43, 45, 47,<br>48, 52-55, 58,<br>62-64, 66-71<br><br>11, 15-18, 21,<br>35-38, 44, 46,<br>49-51, 57, 59-<br>61 |

☐ Further documents are listed in the continuation of Box C. ☐ See patent family search.

|  |   |
|--|---|
| * Special integration of cited documents   | * In document published after the international filing date or priority date not yet in relation with the application has been cited to understand the invention or thereby underlying the invention  |
| * "A" document defining the general state of the art which is not considered to be part of particular relevance  | * "X" document of particular relevance the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone   |
| * "E" earlier documents published on or after the international filing date  | * "Y" document of particular relevance the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art |
| * "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another document or other special reason (to be specified) | * "A" document member of the same patent family   |
| * "O" document referring to or used in discussion, use, exhibition or other means  |   |
| * "P" document published prior to the international filing date but later than the priority date claimed   |   |

Date of the actual completion of the international search

21 AUGUST 1994

Date of mailing of the international search report

Name and mailing address of the ISA/US  
Commissioner of Patents and Trademarks  
Box PCT  
Washington, D.C. 20531

Filing No. (755) 305-9220

Authorized officer  
MARIANNE PARKER  
Telephone No. (703) 305-2612

Form PCT/ISA/210 (second sheet) (July 1992)\*

## フロントページの続き

(81)指定国 EP(AT, BE, CH, DE,  
DK, ES, FR, GB, GR, IE, IT, LU, M  
C, NL, PT, SE), AU, CA, JP, NO

(72)発明者 コール, クリントン  
アメリカ合衆国 ワシントン 98109, シ  
アトル, ファースト アベニュー ノース  
911

(72)発明者 リスター, トーマス  
アメリカ合衆国 ワシントン 98021, ボ  
ーセル, 23309-21エスティー アベニュー  
エス. イー.

(72)発明者 ミディンスキ, スティーブン ティー.  
アメリカ合衆国 ワシントン 98012, ボ  
ーセル, 17503-24ティーエイチ アベニ  
ュー エス. イー.

(72)発明者 モーガン, カールトン  
アメリカ合衆国 ワシントン 98110, ベ  
インブリッジ アイランド, パロミノ ド  
ライブ エヌ. イー. 4143

2006年

お取引先様各位

日本技術貿易株式会社  
特許部

前略、

お預かりしております特許出願ファイルの弊社保管期間についてご案内申し上げます。  
保管管理に要する各種負担の軽減を図り出願仲介業務の一層のサービス向上を図る所  
存でございます。何卒ご理解を賜りたくお願い申し上げます。

草々

- ☐ 登録ファイル：登録日より3年間保管、その後廃棄
- ☐ 放棄ファイル：放棄日より1年間保管、その後廃棄
- ☐ 出願中止ファイル：中止ご連絡日より1年間保管、その後廃棄